

# 一种具有大电流驱动能力的低温漂带隙基准电压源

尹洪剑<sup>1</sup>, 万 辉<sup>2</sup>, 高炜祺<sup>2</sup>

(1. 重庆电子工程职业学院 应用电子学院, 重庆 401331;  
2. 中国电子科技集团公司 第二十四研究所, 重庆 400060)

**摘 要:** 基于 XFAB 0.6  $\mu\text{m}$  CMOS 工艺, 设计了一种具有大电流驱动能力的低温度系数带隙基准电压源。通过设置不同温度系数的电阻的比值, 实现带隙基准的 2 阶曲率补偿。采用新的电路结构, 使基准源具有驱动 10 mA 以上负载电流的能力。经过 Hspice 仿真验证, 常温基准输出电压为 2.496 V,  $-55\text{ }^{\circ}\text{C} \sim 125\text{ }^{\circ}\text{C}$  温度范围内的温度系数是  $3.1 \times 10^{-6} / ^{\circ}\text{C}$ ; 低频时, 电源电压抑制比为  $-77.6\text{ dB}$ ; 供电电压在 4~6 V 范围内, 基准输出电压的线性调整率为  $0.005\% / \text{V}$ ; 负载电流在 0~10 mA 范围内, 基准输出电压波动为 219  $\mu\text{V}$ , 电流源负载调整率为  $0.022\text{ mV} / \text{mA}$ 。

**关键词:** 带隙基准; 曲率补偿; 电流驱动

中图分类号: TN432

文献标识码: A

文章编号: 1004-3365(2017)04-0461-04

## A Low Temperature Coefficient Bandgap Voltage Reference with Strong Current Driving Capability

YIN Hongjian<sup>1</sup>, WAN Hui<sup>2</sup>, GAO Weiqi<sup>2</sup>

(1. College of Applied Electronics, Chongqing College of Electronic Engineering, Chongqing 401331, P. R. China;  
2. Sichuan Institute of Solid-State Circuits, China Electronics Technology Group Corp., Chongqing 400060, P. R. China)

**Abstract:** Based on XFAB 0.6  $\mu\text{m}$  CMOS technology, a low temperature coefficient bandgap voltage reference with strong current driving capability was proposed. The 2nd-order curvature compensation of the bandgap voltage reference was achieved by setting the ratio of resistances with different temperature coefficient. The ability of the voltage reference of driving more than 10 mA load current was achieved by designing a new circuit structure. It had been simulated and verified with Hspice. It had achieved an output voltage of 2.496 V at room temperature, a temperature coefficient of  $3.1 \times 10^{-6} / ^{\circ}\text{C}$  in the temperature range of  $-55\text{ }^{\circ}\text{C} \sim 125\text{ }^{\circ}\text{C}$ , a PSRR of  $-77.6\text{ dB}$  at low frequency, a linear regulation of  $0.005\% / \text{V}$  in the power supply voltage range of 4 V to 6 V, a load current regulation of  $0.022\text{ mV} / \text{mA}$  with a load current range of 0 to 10 mA in which the change of the reference output voltage was 219  $\mu\text{V}$ .

**Key words:** Bandgap reference; Curvature compensation; Current driving

DOI:10.13911/j.cnki.1004-3365.2017.04.005

## 0 引 言

带隙基准电压源能够提供几乎不随电源电压、工艺和温度变化的输出电压, 是现代集成电路中的重要单元, 在 D/A 和 A/D 转换器、DC-DC 转换器、

AC-DC 转换器等电路中得到广泛应用<sup>[1, 2]</sup>。在标准 CMOS 工艺中, 将双极晶体管 (NPN 或 PNP) 具有负温度系数的 BE 结电压和与绝对温度成正比 (PTAT) 的电压  $V_T$  相叠加, 能够产生与温度无关的输出电压。

传统带隙基准源只有 1 阶曲率补偿, 温度系数

收稿日期: 2017-03-19; 定稿日期: 2017-05-08

作者简介: 尹洪剑 (1982-) 男 (汉族) 四川西昌人, 硕士, 讲师, 研究方向为模拟集成电路的设计和测试。

万 辉 (1981-) 男 (汉族) 江西南昌人, 硕士, 高级工程师, 研究方向为高速高精度 A/D 和 D/A 转换器。

通常达  $2 \times 10^{-5} / ^\circ\text{C}$ 。为了降低基准温漂,文献[4-6]中设计了 2 阶及以上曲率补偿的带隙基准,但是,由于电路结构的原因,这些带隙基准不能驱动大电流。很多应用场合需要基准源具备驱动电流的能力。例如,在高精度电流型 D/A 转换器中,需要基准能够输出 mA 级别的电流。为了使基准源具有电流驱动能力,通常在基准源输出端接一个单位缓冲运放。但这种方法存在 2 个缺点: 1) 电路结构复杂,增加了功耗; 2) 运放失调电压的温漂会对输出电压的温度系数产生较大的影响。

基于上述原因,本文设计了一种具有电流驱动能力的 2 阶曲率补偿带隙基准。

### 1 电路结构设计

#### 1.1 传统 1 阶曲率补偿带隙基准

传统 1 阶曲率补偿带隙基准的输出电压表达式为:

$$V_{REF} = V_{BE} + kV_T \quad (1)$$

式中,  $V_{BE}$  具有负温度系数,  $V_T$  具有正温度系数  $k$  为常数。通过调节  $k$  的值,可以得到温度系数较低的输出电压。

传统 1 阶曲率补偿带隙基准如图 1 所示,输出电压几乎不受运放失调电压的影响,在精度要求不高的场合得到了广泛运用<sup>[3]</sup>。图中,  $P_1$  和  $P_2$  是相同的 PMOS 管;  $Q_1$  是一个晶体管单元,  $Q_2$  是由  $n$  个晶体管单元并列组成的晶体管;  $R_1$  和  $R_2$  是相同类型的电阻,两者的比值不受温度的影响。带隙基准输出电压的表达式为:

$$V_{REF} = V_{BE} + (R_2/R_1) V_T \ln n \quad (2)$$

设计  $R_2/R_1$  的值,可以得到温度系数约为  $2 \times 10^{-5} / ^\circ\text{C}$  的输出电压。

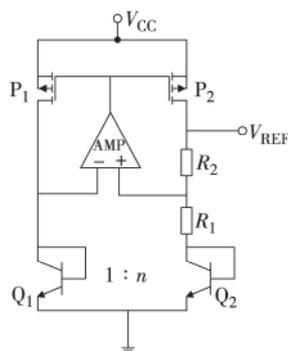


图 1 传统的 1 阶补偿带隙基准

#### 1.2 2 阶曲率补偿带隙基准核

本文设计的带隙基准如图 2 所示。  $R_1$  和  $Q_1 \sim$

$Q_4$  管构成启动电路,电源上电时使电路正常工作。基准核如图中右边虚线框所示。PMOS 管  $P_2$  和  $P_3$ , NPN 管  $Q_7$  和  $Q_8$  组成典型的误差放大器; NMOS 管  $N_1$  和  $N_2$  为误差放大器提供偏置电流。负反馈使得  $Q_7$  和  $Q_8$  管的基极电压相等。  $R_8$  与  $R_9$  的阻值相等,流经的电流也相等,设为  $I_0$ 。晶体管  $Q_9$  和  $Q_{10}$  与电阻  $R_8 \sim R_9$  组成了类似差分运放的结构。与标准差分运放不同,  $Q_9$  和  $Q_{10}$  包含晶体管单元的个数比是  $1 : n$ ,所以两者的基极电压并不相等,电压差为:

$$\Delta V_{BE} = V_{BEQ9} - V_{BEQ10} = V_T \ln \frac{I_0}{I_s} - V_T \ln \frac{I_0}{nI_s} = V_T \ln n \quad (3)$$

与典型带隙基准结构不同,图 2 中的 PTAT 电流是流经  $R_6$  的电流:

$$I_6 = V_T \ln n / R_6 \quad (4)$$

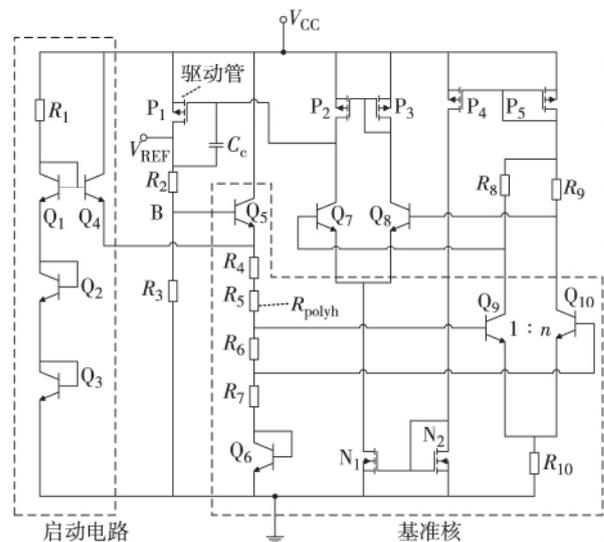


图 2 带电流驱动能力的 2 阶曲率补偿带隙基准

$Q_5$  管的基极电压  $V_B$  为:

$$V_B = V_{BEQ6} + V_{BEQ5} + (R_4 + R_5 + R_6 + R_7) I_6 = 2V_{BE} + \frac{R_4 + R_6 + R_7}{R_6} V_T \ln n + \frac{R_5}{R_6} V_T \ln n \quad (5)$$

图 2 中,只有  $R_5$  是高值多晶电阻  $R_{polyh}$ ,其余电阻均是一般多晶电阻  $R_{poly0}$ 。所以,(5)式中前两项构成了带隙基准的 1 阶曲率补偿。最后一项中,  $R_5$  和  $R_6$  是不同类型的电阻,其 1 阶和 2 阶温度系数分别是  $-3.3 \times 10^{-3} / \text{K}$ ,  $10.9 \times 10^{-6} / \text{K}^2$  和  $-0.26 \times 10^{-3} / \text{K}$ ,  $1.15 \times 10^{-6} / \text{K}^2$ 。通过泰勒级数展开<sup>[7]</sup>,可以得到一个关于绝对温度  $T$  的  $n$  阶函数:

$$V_B = a_0 + a_1 T + a_2 T^2 + \dots + a_n T^n \quad (6)$$

式中  $a_0 \sim a_n$  是常数。(5)式中的 2 阶温度系数项展开后可以得到开口向上的抛物线,形成带隙基

准的 2 阶曲率补偿。

为了使基准电压满足不同的应用要求,通过  $R_2$  和  $R_3$  对  $V_B$  进行放大,得到带隙基准输出电压  $V_{REF}$  的最终表达式:

$$V_{REF} = \left( 1 + \frac{R_2}{R_3} \right) V_B \quad (7)$$

$R_2$  和  $R_3$  是同种类型的电阻,所以  $V_{REF}$  的温度系数与  $V_B$  一致。调节  $R_2$  与  $R_3$  的比值,可以使  $V_{REF}$  的值接近电源电压  $V_{CC}$ 。

### 1.3 电流驱动电路设计

通过设计新的电路结构,实现基准的电流驱动能力。图 3 所示为本文带隙基准的原理图,基准核、误差放大器、 $P_1$  管、 $R_2$  和  $R_3$  构成反馈环路。 $P_1$  是驱动管,能提供大电流给  $R_2$ 、 $R_3$  以及电流负载;从节点 B 流入基准核的电流是图 2 中  $Q_5$  管的基极电流,可忽略;节点电压  $V_B$  和  $V_{REF}$  由 (5) 式和 (7) 式决定,是固定值。不管基准源输出端是否带电流负载,通过  $R_2$  和  $R_3$  的电流  $I_R$  均保持恒定,有:

$$I_R = V_{REF} / (R_2 + R_3) \quad (8)$$

空载时  $P_1$  管的漏极电流  $I_D$  流经  $R_2$  和  $R_3$ ,  $I_D = I_R$ 。当有电流源负载  $I_L$  时,在负反馈环路的作用下,  $P_1$  管的栅极电压被拉低,漏极电流  $I_D$  增大,提供额外的电流给负载,此时  $I_D = I_R + I_L$ 。为了使基准具有足够的电流驱动能力,并具有较好的负载调整率,需要  $P_1$  管具有较大的宽长比,设计  $W/L = 200 \mu\text{m}/0.6 \mu\text{m}$ 。

在图 3 的负反馈环路中,  $P_1$  管的栅极是主极点,漏极是次极点,密勒补偿电容  $C_c$  连接 2 个节点,密勒效应使主极点分离,增加了负反馈环路的稳定性。增大  $C_c$  的值,能增加环路的稳定性,但降低了环路的响应速度,一般  $C_c$  的值为 10 pF 左右。

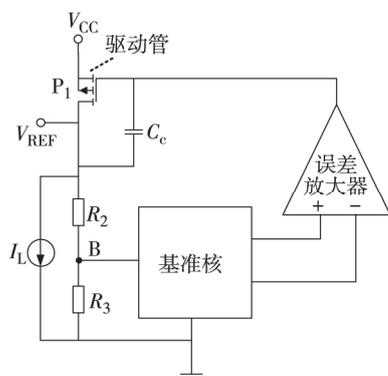


图 3 带隙基准原理图

## 2 仿真结果与分析

基于 XFAB 0.6  $\mu\text{m}$  CMOS 工艺模型,采用

Hspice 软件对电路进行仿真。

在电源电压  $V_{CC}$  为 5 V,温度范围为  $-55 \text{ }^\circ\text{C} \sim 125 \text{ }^\circ\text{C}$  的条件下,采用典型模型进行仿真。该基准电路的温度特性如图 4 所示。基准输出电压典型值为 2.496 V,在整个温度范围内波动了 1.38 mV,温度系数为  $3.1 \times 10^{-6} / ^\circ\text{C}$ 。

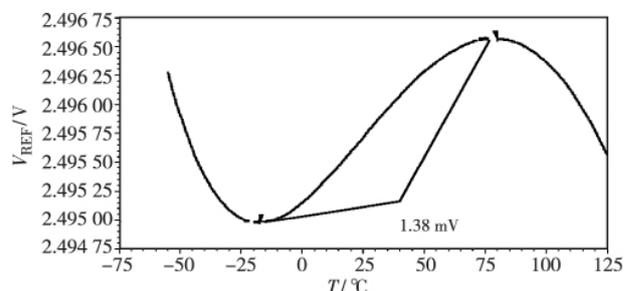


图 4 基准电压温度特性曲线

基准电压线性调整率的仿真曲线如图 5 所示。在室温  $25 \text{ }^\circ\text{C}$  下,  $V_{CC}$  在 4~6 V 范围内变化,基准输出电压变化为 251  $\mu\text{V}$ ,线性调整率为 0.005%/V。

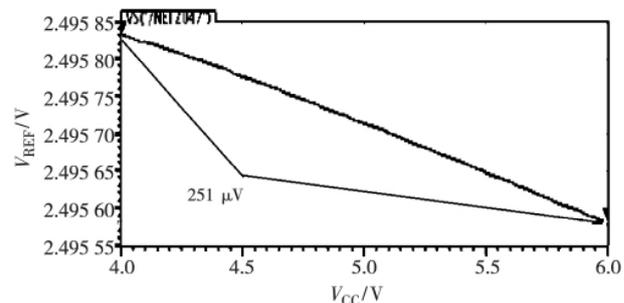


图 5 基准电压的线性调整率仿真波形

在电源电压  $V_{CC}$  为 5 V,室温为  $25 \text{ }^\circ\text{C}$  下,该带隙基准电源电压抑制比 (PSRR) 的仿真结果如图 6 所示。低频下,PSRR 为  $-77.6 \text{ dB}$ ,当频率低于 10.5 kHz 时,PSRR 均小于  $-60 \text{ dB}$ 。

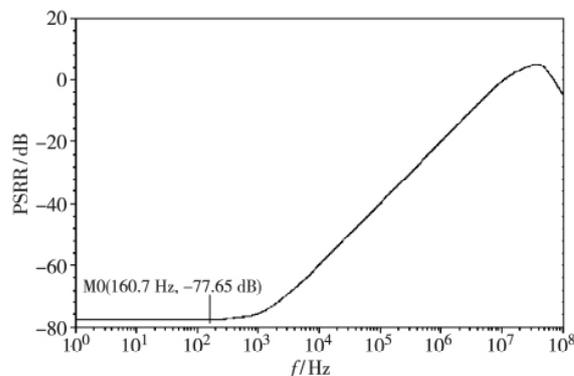


图 6 基准电压的电源电压抑制比曲线

在电源电压  $V_{CC}$  为 5 V,室温为  $25 \text{ }^\circ\text{C}$  下,带隙基准电流源负载调整率的瞬态仿真曲线如图 7 所示。负载电流  $I_L$  在 0~10 mA 范围内变化,基准的输出电压变化为 219  $\mu\text{V}$ ,负载调整率为 0.022 mV/mA。

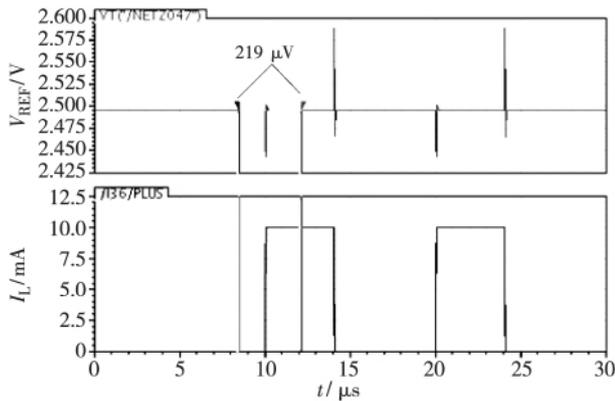


图7 基准电压的电流源负载调整率曲线

本文与文献[4-6]的性能参数比较结果列于表1。可以看出,本文基准电压的温度系数优于文献[5,6]线性调整率和PSRR优于文献[4-6]。本文基准具有10 mA以上的电流驱动能力,文献[4-6]中的带隙基准不具备大电流驱动能力。

表1 带隙基准电压源性能比较

性能参数	文献[4]	文献[5]	文献[6]	本文
工艺/ $\mu\text{m}$	0.25	0.5	0.18	0.6
$V_{\text{REF}}/\text{V}$	1.196	1.173	1.251	2.496
温度系数/ ( $\times 10^{-6} \cdot ^\circ\text{C}^{-1}$ )	1.43	3.90	6.73	3.10
线性调整率/ ( $\% \cdot \text{V}^{-1}$ )	0.039	0.018	-	0.005
PSRR/dB	-71	-76	-54.6	-77.6

### 3 结论

针对常用带隙基准电压源无电流驱动能力的情况,本文设计了一种2阶曲率补偿并带有电流驱动能力的带隙基准电压源。利用不同温度系数的电阻

比值产生2阶曲率补偿,采用新的电路结构使带隙基准具有电流驱动能力。采用XFAB 0.6  $\mu\text{m}$  CMOS工艺模型进行仿真验证,结果表明:带隙基准的温度系数是 $3.1 \times 10^{-6} / ^\circ\text{C}$ ;负载电流在0~10 mA范围内变化,输出电压变化为219  $\mu\text{V}$ ,负载调整率为0.022 mV/mA,并且具有驱动10 mA以上负载电流的能力。该带隙基准具有较好的性能以及较强的带载能力,能够得到广泛应用。

### 参考文献:

- [1] LI J H, ZHANG X B, YU M Y. A 1.2-V piecewise curvature corrected bandgap reference in 0.5  $\mu\text{m}$  CMOS process [J]. IEEE Trans VLSI Syst, 2011, 19(6): 1118-1122.
- [2] NG D C W, KWONG D K K, WONG N. A sub-1 V, 26  $\mu\text{W}$ , low output impedance CMOS bandgap reference with a low dropout or source follower mode [J]. IEEE Trans VLSI Syst, 2011, 19(7): 1305-1309.
- [3] RAZAVI B. 模拟 CMOS 集成电路设计 [M]. 陈贵灿, 程军, 张瑞智, 等译. 西安: 西安交通大学出版社, 2002: 310-323.
- [4] 谭玉麟, 冯全源. 一种4阶曲率补偿低温漂低功耗带隙基准源 [J]. 微电子学, 2016, 46(1): 34-37.
- [5] 张龙, 冯全源, 王丹. 一种带曲率补偿的高精度带隙基准源设计 [J]. 微电子学, 2015, 45(2): 221-224.
- [6] 冯数, 王永禄, 张跃龙. 一种新型无运放 CMOS 带隙基准电路 [J]. 微电子学, 2012, 42(3): 336-339.
- [7] LEUNG K N, MOK P K T, LEUNG C Y. A 2-V 23- $\mu\text{A}$  5.3-ppm/ $^\circ\text{C}$  curvature-compensated CMOS bandgap voltage reference [J]. IEEE J Sol Sta Circ, 2003, 38(3): 561-564.